

Лекція 03

[3.1]

Основи цифрової схемотехніки

Лекція 3

Судаков О.О, Радченко С.П.

«Сучасна мікропроцесорна техніка»

[2.2]

Цифрові інформаційні пристрої

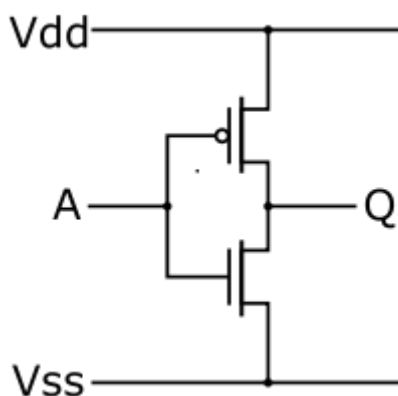
- Обробка інформації у цифровому вигляді
 - Ключі, вимикачі, комутатори
 - Логічні елементи
 - Генератори
 - Тригери
 - Лічильники
 - Перетворювачі частоти
 - Регістри
 - Елементи пам'яті
 - Шифратори-дешифратори
 - Формувачі
 - Математичні операції

- Найчастіше використовують двійкове представлення
 - Високий рівень напруги
 - Низький рівень напруги

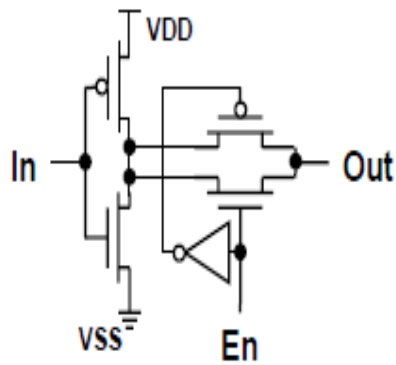
[3.3]

Електронні КМОП (CMOS) ключі (switch)

- Напруга на виході залежить від напруги на вході
- 2 стани
 - Високий рівень
 - Низький рівень



- 3 стани
 - Високий
 - Низький
 - Заборонений (високий опір, плаваючий, Z)

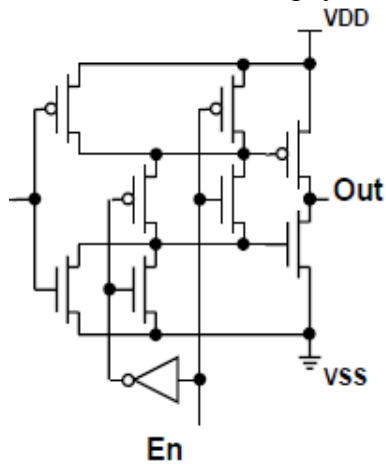


- VDD – вивід стока (drain)
- VSS - вивід витoku (source)
- En - дозвіл

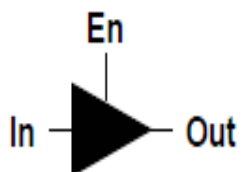
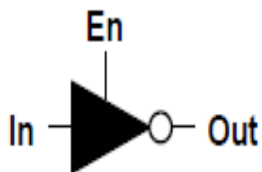
[3.4]

КМОП Буфер (порт, gate)

- Послідовно з'єднані ключі для забезпечення високого входного опору, низького вихідного, високої навантажувальної спроможності
 - Інвертуючі
 - Неінвертуючі

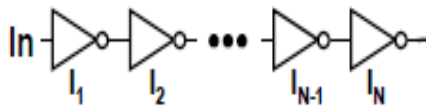


- Підтримка третього стану



- Комутатори
 - Вимикачі

- Перемикачі

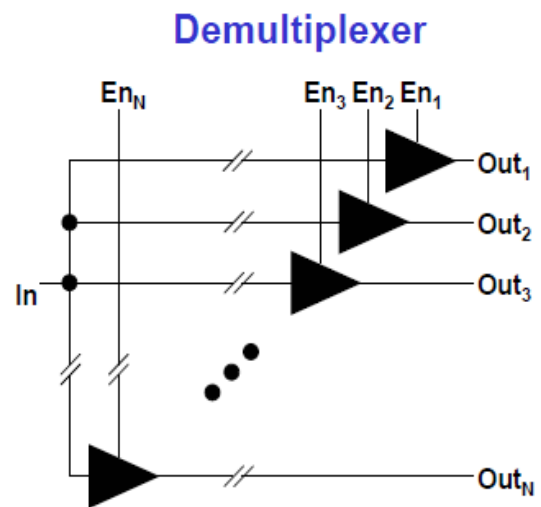
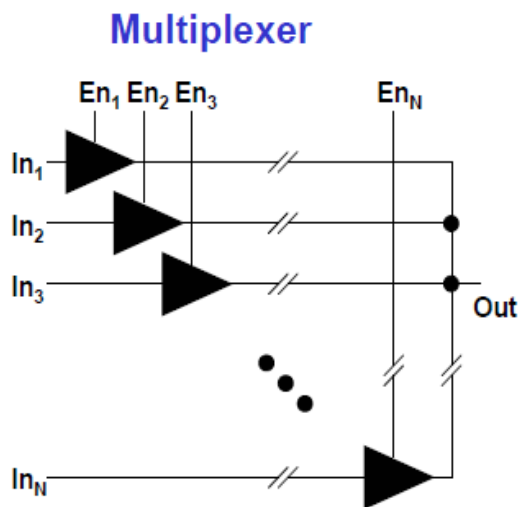


- Виводи мікросхем підключені через порт до зовнішнього світу

[3.5]

Мультимплексори, демультимплексори

- Комутатор з багатьох входів на 1 вихід
- Комутатор з одного входу на багато виходів
- Реалізуються через буфери

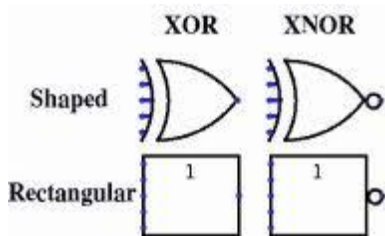


[3.6]

Логічні елементи

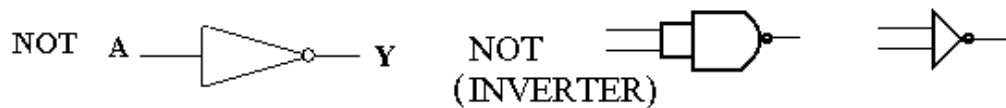
- Виконання логічних операцій
 - НЕ (NOT, INV)
 - АБО (OR, +)
 - І (AND, *)
 - І-НЕ (NAND)
 - АБО-НЕ (NOR)
 - Виключне або (XOR)
 - Виключне або-не (XNOR)
- Рівні сигналу
 - логічна 1 як правило високий рівень
 - логічний 0 як правило низький рівень
- Основа блок-схем процесорів і мікроконтролерів – треба знати
- Основа роботи багатьох пристроїв

		Binary logic circuit	Used in this document	IEC approved
AND		AND		
NAND		NAND		
OR		OR		
NOR		NOR		
NOT		NOT (INVERTER)		



[3.7]

Логічні операції (NOT)



■ Інверсія біта

NOT 1 = 0

NOT 0 = 1

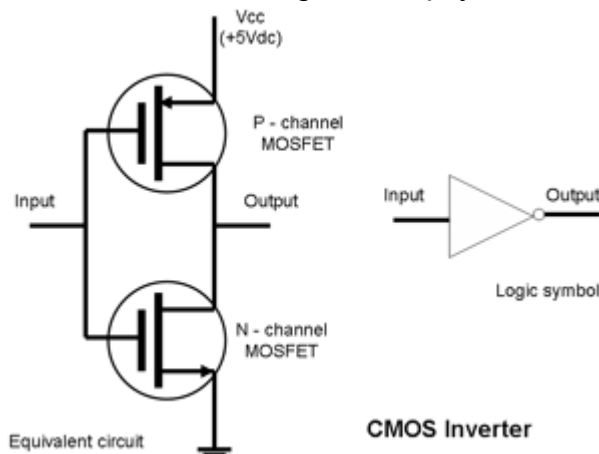
$\bar{1} = 0$

$\bar{0} = 1$

■ Реалізується

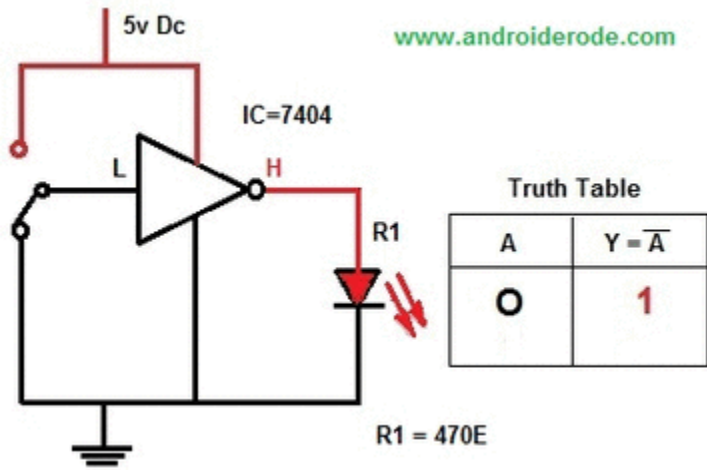
КМОП ключ

КМОП gate інвертуючий



■ Використання

- Зміна рівня на обернений



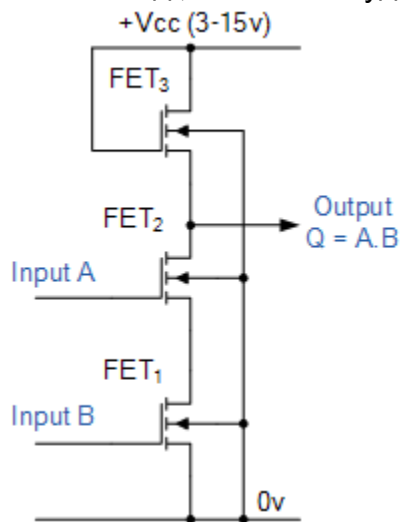
[3.8]

Логічні операції NAND

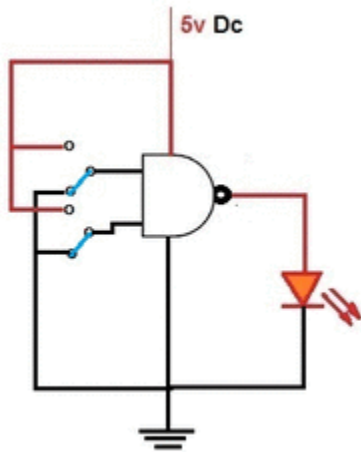


- Логічна операція І-НЕ

- 0 на виході, тільки коли всі входи 1
- 1 виході, коли 0 на будь-якому вході



- Базовий елемент для конструкції інших

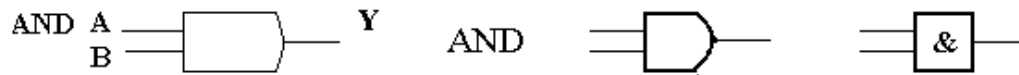


Truth Table

A	B	$Y = \overline{A \cdot B}$
0	0	1

[3.9]

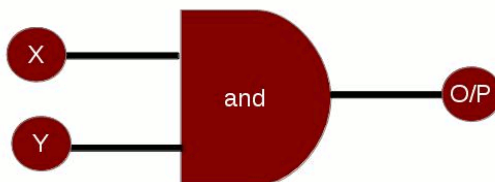
Логічні операції (AND)



- Логічне I
 - 1 на виході, коли на всіх входах 1
 - 0 на виході, коли хоча б 1 вхід 0
- Реалізація
 - NOT NAND
- Використання
 - Керування вимикачами для ввімкнення пристроїв
 - Перемноження сигналів
 - Множення і ділення частоти
 - Видає мінімум всіх вхідних сигналів

and Gate Animation

X	Y	O/P
0	0	0
0	1	0
1	0	0
1	1	1



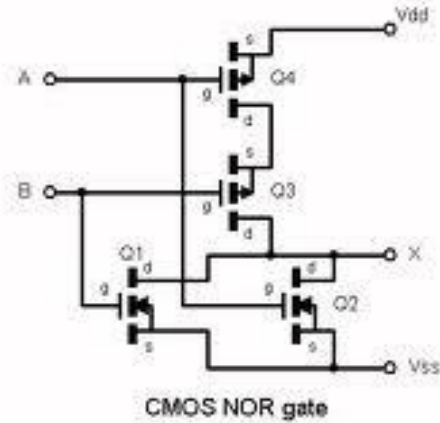
[3.10]

Логічні елементи (NOR)



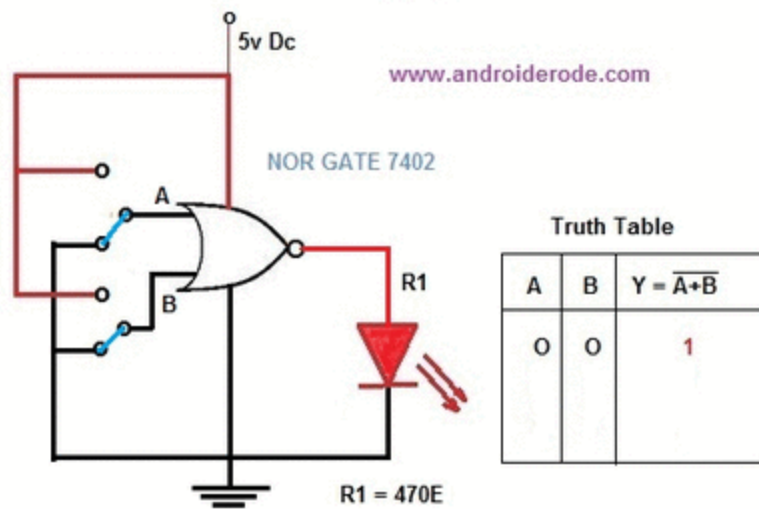
- АБО-НЕ

- ❑ На виході 1 лише, коли на всіх входах 0
- ❑ Коли хоч на одному вході 1 на виході 0



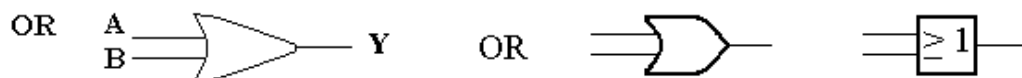
■ Застосування

- ❑ Базовий елемент для створення інших



[3.11]

Логічні операції (OR)



■ Логічне додавання

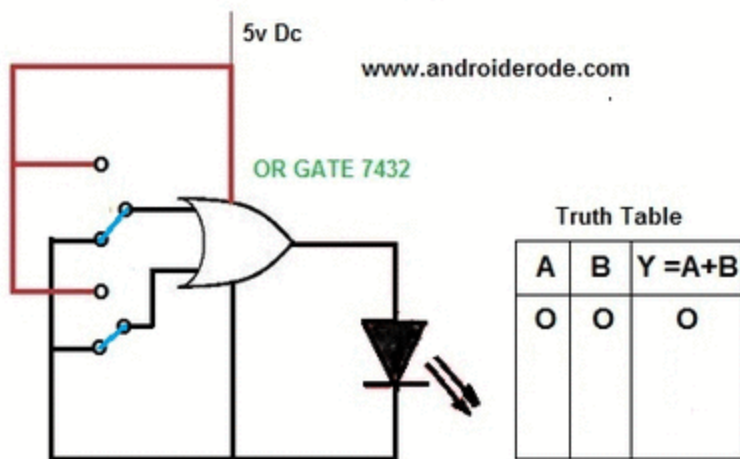
- ❑ 0 на виході, тільки коли на всіх входах 0
- ❑ 1 на виході – коли хочаб на одному вході 1

■ Реалізація

- ❑ NOR NOT

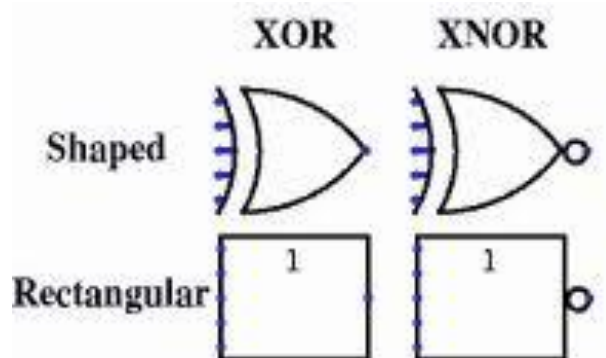
■ Застосування

- ❑ Керування вимикачами
- ❑ Визначення максимуму
- ❑ Додавання сигналів



[3.12]

Логічні операції XOR XNOR



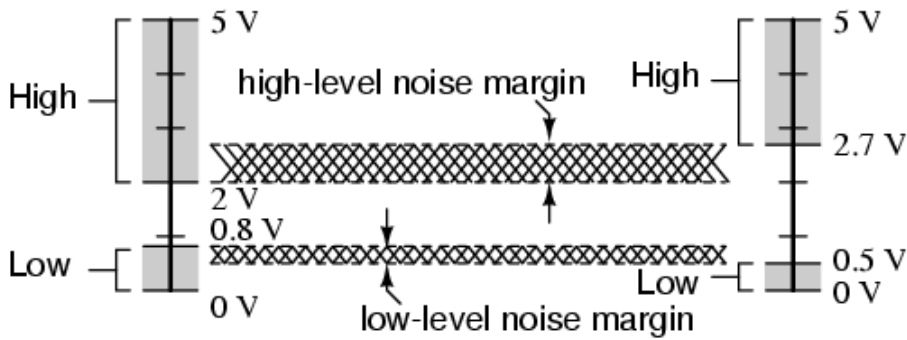
- Виключне АБО
 - 1, коли непарна кількість одиниць на входах
 - 0 коли парна кількість одиниць на входах
- Реалізація
 - $A \text{ XOR } B = (A \text{ AND NOT } B) \text{ OR } (B \text{ AND NOT } A)$
- Використання
 - Додавання чисел у двійковій системі
 - Кодування
 - Обмін між регістрами

[3.13]

Високий і низький рівень – різні значення в різних технологіях

- TTL (транзисторно-транзисторна логіка)
 - Напруга живлення 5В
 - Вихід
 - високий рівень 2.7-5 В
 - Низький рівень 0-0.5 В
 - Вхід
 - високий рівень 2-5 В
 - Низький рівень 0-0.8 В
 - Великі струми споживання – в мікропроцесорах не використовується

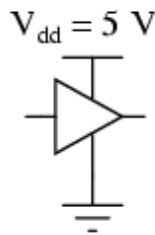
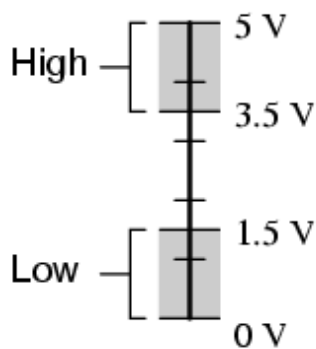
Acceptable TTL gate input signal levels



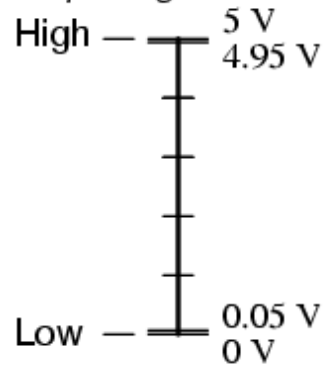
- CMOS (КМОП комплементарні МОП)
 - КМОП 5 В
 - Високий 3.5-5 В
 - Низький 0.05 – 1.5 В
 - КМОП 1.8-3.3 В
 - Високий >1.1-2.5 В
 - Низький <0.35-0.5 В

Acceptable TTL gate output signal levels

Acceptable CMOS gate input signal levels



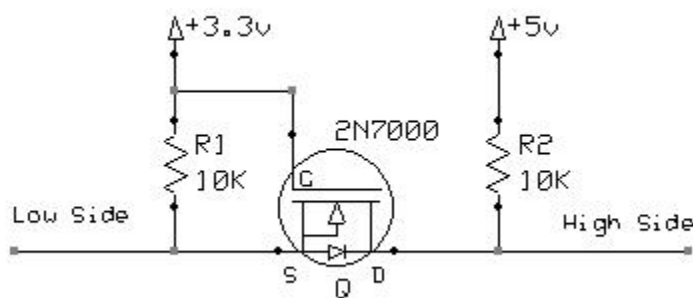
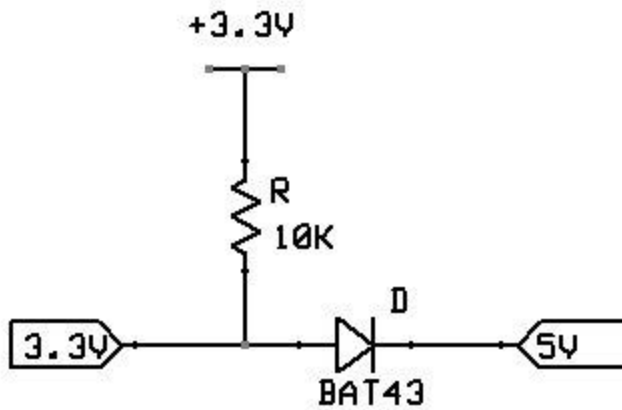
Acceptable CMOS gate output signal levels



[3.14]

Перетворювачі і формувачі рівнів

- Пристрої 5 В можуть не працювати на 3.3
- Пристрої 3.3 можуть згоріти на 5 В
- Дуже не бажано напряму подавати сигнал з мікросхем однієї технології на іншу!
- Треба використовувати перетворення рівнів!
 - TTL-<-> CMOS
 - 3.3-<->5 В
 - 1.2-<->15 В



[3.15]

Елементи із стійкими станами

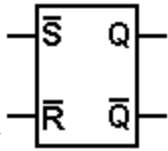
- Логічні елементи
 - Стани не стійкі
 - Не можна зафіксувати стан
- Елементи пам'яті
 - Стійкі стани
 - Вихід з якогось стану можливий шляхом переходу в інший стан
 - Перехід "миттєвий"
- Елементи із стійкими станами
 - Тригери
 - Лічильники
 - Регістри
 - Елементи пам'яті

[3.16]

Тригери (flip-flop, latch)

- Пристрій з двома стабільними станами
 - RS (reset-set, latch)
 - D (delay)
 - T (toggle)
 - JK
- Перекидання між станами миттєве через зворотній зв'язок

[3.17]



RS та JK

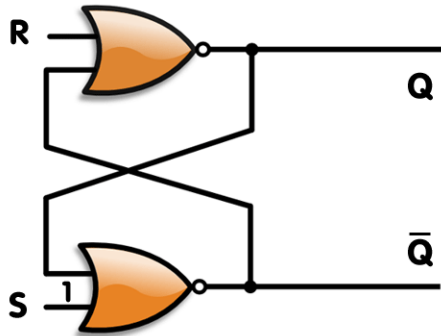
- **RS**-Два входи два інверсні виходи
- Встановлення (set=1)
 - S=1 -> Q=1
 - R=0
- Скидання (reset=1)
 - R=1 -> Q=0
 - S=0
- Збереження (утримання, hold)
 - S=0, R=0, Q=const
- Заборонена комбінація
 - S=1 R=1->Q-невизначене

JK – майже те ж саме, що і RS

Відмінність

J=1 K=1 -> перекидання (flip-flop)

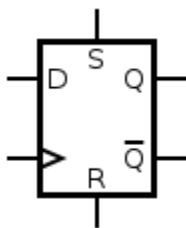
Q=NOT Q



[3.18]

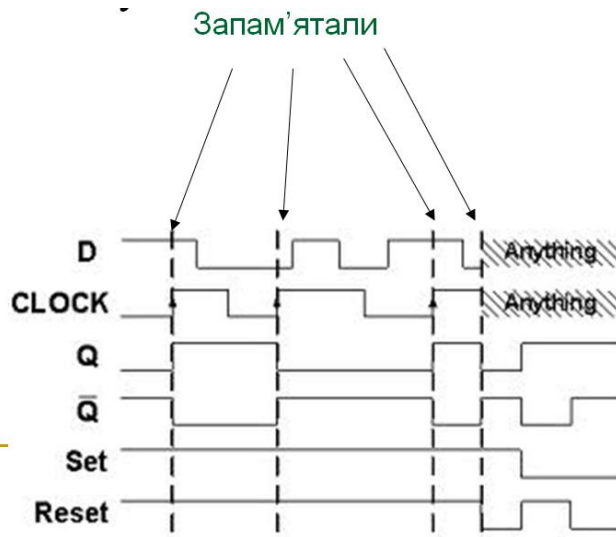
ТЕЖ САМЕ!!!

[3.19]



D тригер (delay, data) flip-flop

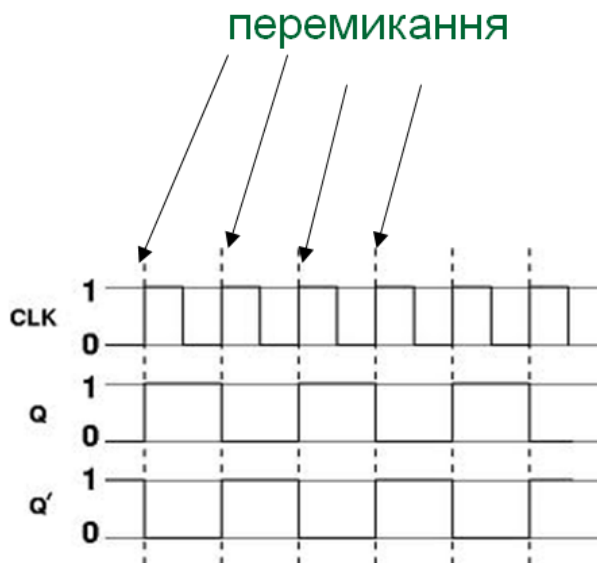
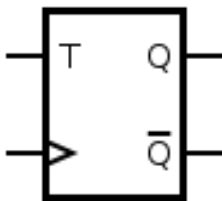
- Передає значення на D вході на Q вихід
- Лише в момент зміни стану входу ">", "Clock"
 - За фронтом
 - За спадом
- Основа
 - Регістрів
 - Комірок пам'яті



[3.20]

T триггер

- Триггер перемикавання (toggle)
- Перемикає свій стан на протилежний
 - По фронту імпульса на вході ">"
 - Або по спаду імпульса на вході ">"
- Вхід T
 - T=1 перемикавання дозволене
 - E=0 перемикавання недозволене
- Основа
 - Лічильників
 - Подільників частоти



[3.21]

Тригери з заборорою (gated latch)

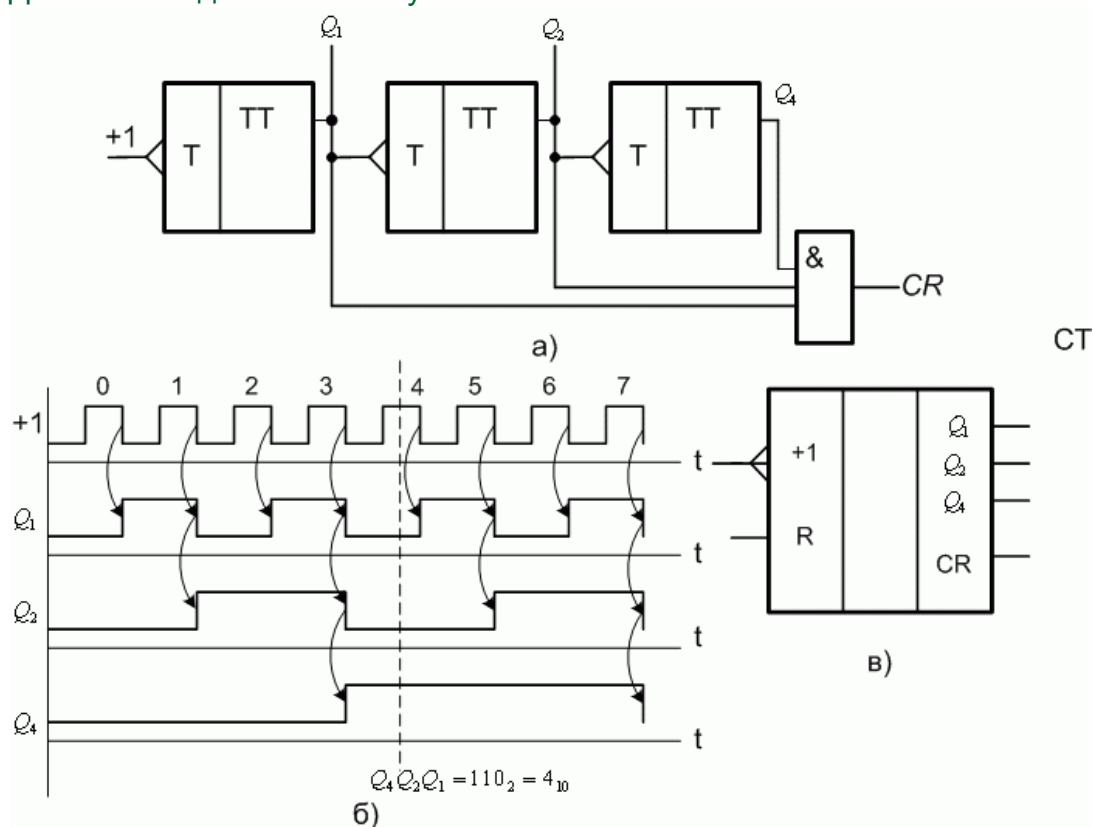
- Synchronous RS, D, JK, T
- Ще один вхід E
 - E=1 пристрій використовується
 - E=0 пристрій зберігає останній стан

[3.22]

Лічильники, подільники частоти (counter, divider)

- Лічильники- пристрої, на виході яких кількість імпульсів
- Подільник частоти
 - На виході частота в n разів менша за вхідну
- Реалізація – послідовність T- тригерів
- Типи
 - Синхронні
 - Асинхронні

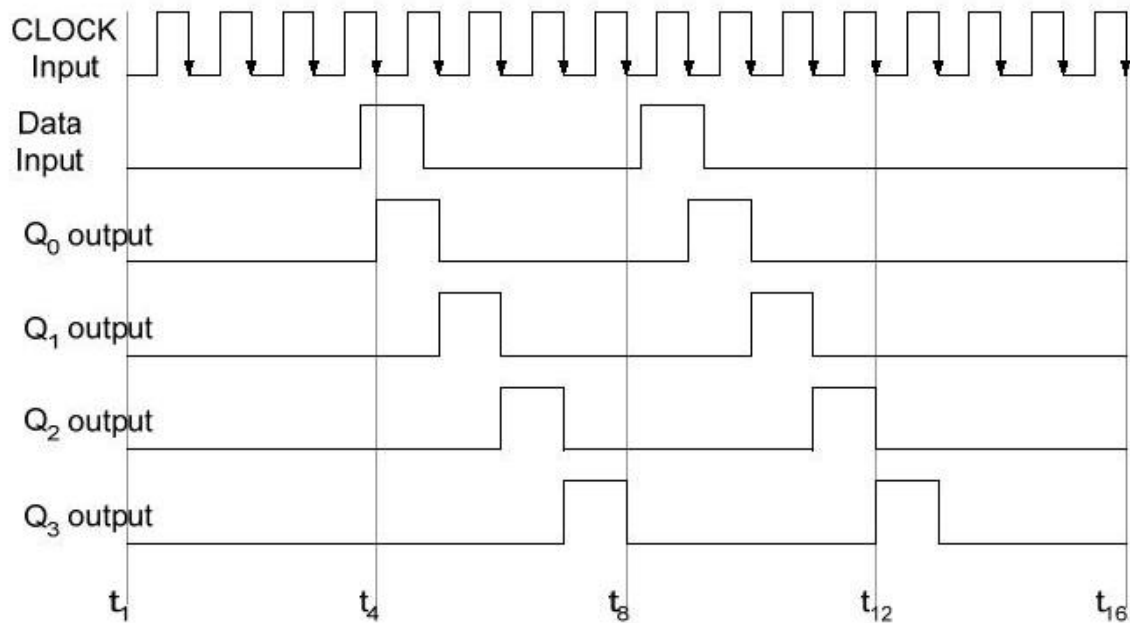
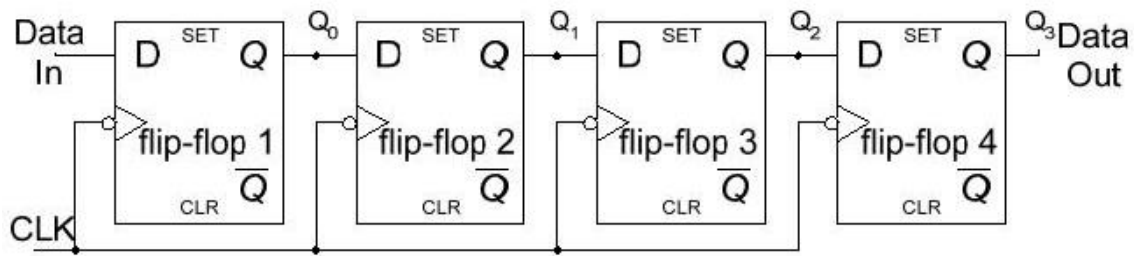
Двійковий код кількості імпульсів



[3.23]

Регістри

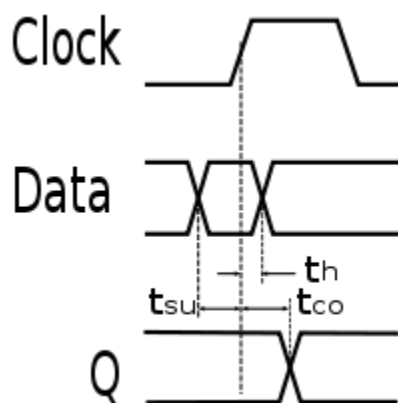
- Запам'ятовуючий пристрій
 - Паралельні
 - Зсувові
- Множення чисел



[3.24]

Часові параметри пристроїв із стійкими станами

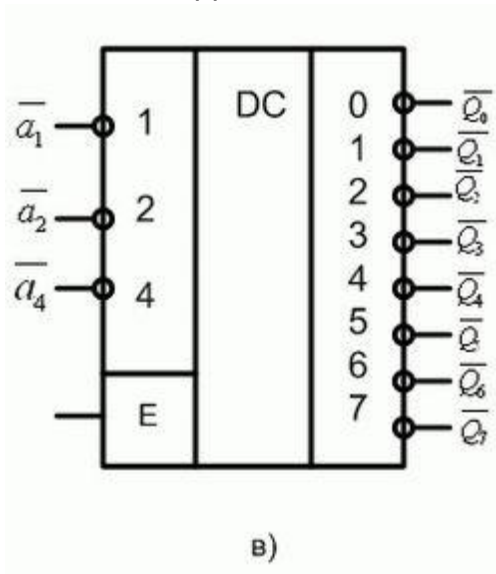
- Перемикання тригерів вимагає часу
- Це визначає швидкість роботи процесорних пристроїв
- Параметри
 - Час встановлення (t_{su}) – скільки треба тримати вхідний сигнал, до тактового імпульсу, щоб тригер спрацював
 - Час утримання (t_{hi}) – скільки треба тримати вхідний сигнал, до тактового імпульсу, щоб тригер спрацював
 - Час затримки (t_{co}) час між встановленням входу і зміною виходу
 - Час наростання фронту



[3.25]

Шифратори-дешифратори

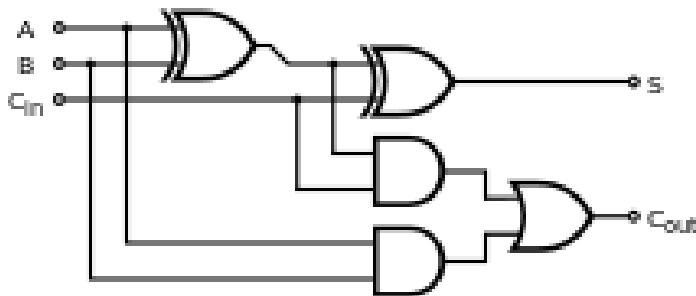
- Пристрої, які одному числу ставлять у відповідність інше за певним законом
 - Двійкове-десятькове
 - Двійкове-семисегментний індикатор



[3.26]

Арифметичні операції

- Додавання
 - Суматор (adder)
 - Входи A B C_{in} (carry)
 - Виходи S C_{out} (carry)
- Множення
 - Логічний зсув
 - Бінарне множення



[3.27]

Генератори коливань

- Системний годинник важлива частина процесорної системи
 - Стабільна частота
 - Можливість перестроювання частоти

